

PATENT ABSTRACTS OF JAPAN

(11)Publication number : **2003-316318**

(43)Date of publication of application : **07.11.2003**

(51)Int.Cl.

G09G 3/30

G09G 3/20

H04N 5/70

(21)Application number : **2002-119659**

(71)Applicant : **SONY CORP**

(22)Date of filing : **22.04.2002**

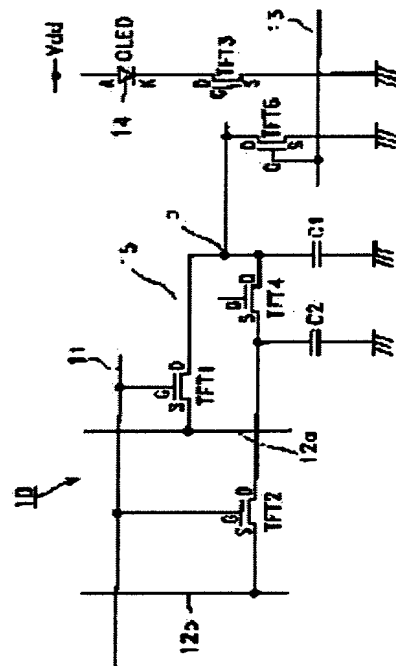
(72)Inventor : **KONDO TETSUJIRO
WATANABE TSUTOMU**

(54) DEVICE AND METHOD FOR IMAGE DISPLAY

(57)Abstract:

PROBLEM TO BE SOLVED: To provide an image display device and its method in which picture quality is improved, occurrence of hold blur is prevented and deterioration in movement is reduced.

SOLUTION: Respective pixels 10 are provided at the crossing sections of a scanning line 11 which is used to select a pixel with a prescribed scanning cycle and first and second data lines 12a and 12b which provide first and second data signals. The pixels 10 has a light emitting element 14, a TFT1 and a TFT2 which write data signals from the lines 12a and 12b into the pixel 10, capacitive elements C1 and C2 which hold the data signals and a TFT3 which controls the amount of current being supplied to the element 14 in accordance with the data signals. Moreover, the pixel 10 has a TFT4 whose drain and source are respectively connected to the elements C1 and C2, and a coupling capacitive control line 15 which is connected to the gate of the TFT4. When a TFT6 is turned on by the signal on a control line 13 during one scanning cycle, the elements C1 and C2 are coupled and the light emitting element is shifted to a second lighting state from a first lighting state by the current being supplied based on the first data signal.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2003-316318
(P2003-316318A)

(43) 公開日 平成15年11月7日 (2003.11.7)

(51) Int.Cl.	識別記号	F I	テラート* (参考)
G 0 9 G 3/30		G 0 9 G 3/30	J 5 C 0 5 8
3/20	6 2 3	3/20	6 2 3 R 5 C 0 8 0
	6 2 4		6 2 4 B
	6 4 1		6 4 1 D
			6 4 1 R
審査請求 未請求 請求項の数17 O L (全 17 頁) 最終頁に続く			

(21) 出願番号 特願2002-119659(P2002-119659)

(22) 出願日 平成14年4月22日 (2002.4.22)

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72) 発明者 近藤 哲二郎

東京都品川区北品川6丁目7番35号 ソニー株式会社内

(72) 発明者 渡辺 勉

東京都品川区北品川6丁目7番35号 ソニー株式会社内

(74) 代理人 100067736

弁理士 小池 晃 (外2名)

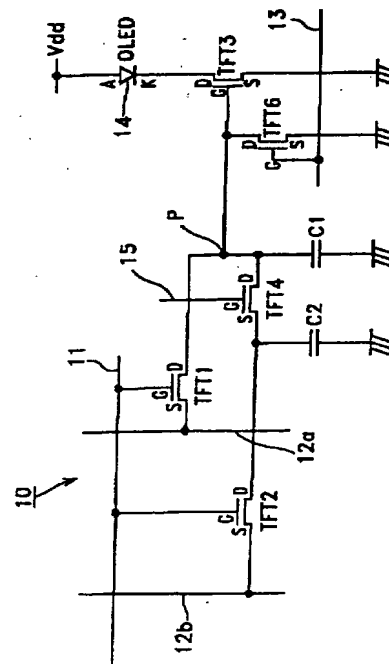
最終頁に続く

(54) 【発明の名称】 画像表示装置及びその方法

(57) 【要約】

【課題】 画像品質を向上し、ホールドばけ及び動き劣化を改善した画像表示装置及びその方法を提供する。

【解決手段】 各画素10は、所定の走査サイクルで画素を選択するための走査線11と、第1及び第2のデータ信号を与える第1及び第2のデータ線12a、12bとの交差部に設けられ、発光素子14と、データ線12a、12bからのデータ信号を画素10に書き込むTFT1、TFT2と、このデータ信号を保持する容量素子C1、C2と、このデータ信号に応じて発光素子14に供給する電流量を制御するTFT3とを有する。更に、容量素子C1、C2に夫々ドレイン及びソースが接続されたTFT4と、そのゲートに接続された結合容量制御線15を有する。1走査サイクルの間に、制御線13の信号によりTFT6がオン状態になると、容量素子C1、C2が結合され、発光素子は、第1のデータ信号に基づき供給される電流による第1の点灯状態から第2の点灯状態に移行する。



【特許請求の範囲】

【請求項 1】走査信号を受け取るゲート線とデータ信号を受け取るデータ線との交差位置に薄膜トランジスタおよび画素電極を有し、各画素電極と隣接ゲート線とによって補助容量を形成する形式のアクティブ・マトリクス型液晶表示装置のための駆動方法において、

1 フレームの画像を表示するため、前記走査信号および前記データ信号に応答して前記画素電極にライン順次にデータを書き込むステップと、

1 フレーム周期が終了する前の所定時間に、前記ゲート線をライン順次に駆動し、前記補助容量を介して前記画素電極の電位を制御することにより強制的に表示をブランキングするステップとを含むことを特徴とする液晶表示装置の駆動方法。

【請求項 2】前記ブランキングが黒レベルの書き込みによって行われることを特徴とする請求項 1 に記載の駆動方法。

【請求項 3】1 フレームの開始時間から前記所定時間までの長さが 1 フレーム周期の 25% - 80% であることを特徴とする請求項 1 または 2 に記載の駆動方法。

【請求項 4】1 フレームの開始時間から前記所定時間までの長さが 1 フレーム周期の 40% - 70% であることを特徴とする請求項 1 または 2 に記載の駆動方法。

【請求項 5】各前記補助容量が、関連する画素電極と前段のゲート線とによって形成されることを特徴とする請求項 1、2、3 または 4 に記載の液晶表示装置の駆動方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は液晶表示装置の駆動方法に関し、詳細に言えば、残像現象を低減させることができる駆動方法に関する。

【0002】

【従来の技術】最近、薄膜トランジスタ (TFT) のようなスイッチング素子と画素電極とがマトリクス状に配列されたアクティブ・マトリクス型液晶表示装置が多用されている。しかし液晶表示装置は容量性であるため、ホールド型発光特性を有し、一度画素に書き込まれたデータは 1 フレーム周期後に再書き込みされるまで保持される。そのため、CRT ディスプレイのような、1 フレーム周期内に一時的に発光するインパルス型発光の表示装置に比べて、残像が目立ち、特に動画表示において表示特性が低下するという問題がある。

【0003】この残像の問題に対する 1 つの対策として、特開昭 64-82019 号公報は、バックライトを制御することを提案している。バックライト用の照明装置は複数のランプの配列からなり、これらのランプは液晶表示のライン走査のタイミングに応じて順次に点滅される。各ランプは、それぞれ所定数 (例えば、44 本) の走査ラインのグループをカバーする。各ランプ

は、関連するグループのすべての走査ラインが駆動されたとき点灯し、一定時間後に消灯する。しかし、この場合、ブランキング (表示の消去) はグループ単位で行われるため、走査ライン毎にブランキングを制御できないという問題がある。

【0004】特開昭 64-82019 号公報の問題を解決するため、本出願人は、特願平 09-248818 号において、液晶パネルを上半分と下半分に分割する方法を提案した。液晶パネルは、ゲート線対 (上半分の 1 つと下半分の 1 つ) を同時に駆動するように制御される。上半分と下半分のゲート線は、1 フレーム期間のうちの所定の期間 (例えば、1 フレームの前半) に 1 フレーム分のデータを表示するように対でライン順次に駆動され、1 フレームの残りの期間 (例えば、1 フレームの後半) には、強制的にブランキング画像 (黒画像) の書き込みを行うように対でライン順次に再駆動される。この方法は、同じフレーム期間内に黒を強制的に書き込むことによって発光時間すなわち表示時間を短縮するものであり、残像の問題を良好に解決することができる。しかし、液晶パネルを 2 分割する必要がある、また、各パネル半部を同時に駆動するための特別のゲート線駆動回路および各パネル半部を独立的に駆動するための 2 つのデータ線駆動回路が必要であり、パネル構造および駆動回路が複雑化するという問題がある。また、1 フレーム周期を 2 分割し、第 1 の期間を表示に、第 2 の期間をブランキングに割り当てるため、表示時間を変えずにブランキング時間を変えることができない。したがって、画像表示に影響を与えずに、ブランキング時間を任意に設定することができないという問題がある。

【0005】

【発明が解決しようとする課題】したがって、本発明の目的は、特別のパネル構造および駆動回路を必要とすることなく、走査ライン単位でブランキングを制御して残像の問題を好適に解決することができる液晶表示装置の駆動方法を提供することである。

【0006】

【課題を解決するための手段】本発明は、走査信号を受け取るゲート線とデータ信号を受け取るデータ線との交差位置に薄膜トランジスタおよび画素電極を有し、各画素電極と隣接ゲート線とによって補助容量を形成する形式のアクティブ・マトリクス型液晶表示装置のための駆動方法である。本発明の駆動方法は、1 フレームの画像を表示するため、前記走査信号および前記データ信号に応答して前記画素電極にライン順次にデータを書き込むステップと、1 フレーム周期が終了する前の所定時間に、前記ゲート線をライン順次に駆動し、前記補助容量を介して前記画素電極の電位を制御することにより強制的に表示をブランキングするステップとを含む。好ましくは、ブランキングは黒レベルの書き込みによって行われ、補助容量は、関連する画素電極と前段のゲート線と

徴とする請求項7記載の画像表示装置。

【請求項9】 上記変更手段は、上記第1の容量素子と上記第2の容量素子とに接続された第5の能動素子と、上記第5の能動素子に制御信号を供給する選択制御線とを有し、上記選択信号により上記第1の容量素子により保持される上記第1のデータ信号又は上記第2の容量素子により保持される上記第2のデータ信号のいずれかを選択することを特徴とする請求項7記載の画像表示装置。

【請求項10】 上記第1のデータ線及び上記第2のデータ線に夫々上記第1のデータ信号及び上記第2のデータ信号を供給するデータ線駆動回路を有し、上記データ線駆動回路は、上記第1のデータ信号から上記第2のデータ信号を生成する信号処理回路を有し、上記信号処理回路は、上記第1のデータ信号から所定のデータを切り出すデータ切り出し手段と、上記データ切り出し手段が切り出した切出データに基づいてクラスコードを発生するクラス分類手段と、上記第1のデータ信号から上記第2のデータ信号へ変換するための推定式の予測係数が上記クラスコード毎に記憶され、上記クラスコードに対応する予測係数を出力する予測係数記憶手段と、上記予測係数記憶手段から出力された上記予測係数と上記切出データとに基づいて推定演算して上記第2のデータ信号を出力する推定演算手段とを有することを特徴とする請求項7記載の画像表示装置。

【請求項11】 上記予測係数記憶手段に記憶される予測係数を予め学習する学習手段を有し、上記学習手段は、上記第1のデータ信号のフレーム周波数が変換された周波数変換データ信号を上記第2のデータ信号として生成するフレーム周波数変換手段と、上記周波数変換データ信号から所定のデータを切り出すデータ切り出し手段と、上記データ切り出し手段が切り出した切出データに基づいてクラスコードを発生するクラス分類手段と、上記第1のデータ信号と上記周波数変換データ信号から切り出された上記切出データとが入力された各データに基づき予測係数を算出する予測係数演算部と、上記予測係数演算部にて演算された上記予測係数を、上記クラスコードと共に記憶する予測係数記憶手段とを有することを特徴とする請求項10記載の画像表示装置。

【請求項12】 複数の走査線と、この走査線の延設方向に対して交差する方向に延設された複数のデータ線と、上記データ線と上記走査線とによりマトリクス状に形成された画素とを具備する画像表示装置の画像表示方法において、

上記データ線は第1及び第2のデータ信号を供給する夫々第1及び第2のデータ線からなり、上記画素を所定のサイクルで選択する走査信号が上記走査線を介して上記画素の第1及び第2の能動素子に供給され、

上記第1及び第2の能動素子を介して夫々上記第1及び第2データ線から夫々上記第1及び第2のデータ信号が夫々第1及び第2の容量素子に供給され、

上記第1の容量素子によって保持された上記第1のデータ信号が第3の能動素子に供給され、

上記第3の能動素子を介して上記第1のデータ信号に応じた電流が発光素子に供給されて第1の点灯状態とし、

1走査サイクルの間に、上記第2のデータ信号を上記第3の能動素子に供給し、上記発光素子の上記第1の点灯状態を、上記第2のデータ信号に応じた電流による第2の点灯状態に変更する変更工程を有することを特徴とする画像表示方法。

【請求項13】 上記1走査サイクルの間に同一の走査線に接続された各画素の発光素子を少なくとも走査線単位で強制的に消灯し、上記発光素子を上記点灯状態から消灯状態にする工程を有することを特徴とする請求項12記載の画像表示方法。

【請求項14】 上記変更工程は、上記第1の容量素子と上記第2の容量素子とを結合する第4の能動素子に制御信号が供給され、上記第1の容量素子及び上記第2の容量素子に保持される夫々第1及び第2のデータ信号を結合して上記中間データを生成する工程を有することを有する請求項12記載の画像表示方法。

【請求項15】 複数の走査線と、この走査線の延設方向に対して交差する方向に延設された複数のデータ線と、上記データ線と上記走査線とによりマトリクス状に形成された画素とを具備する画像表示装置の画像表示方法において、

上記データ線は第1及び第2のデータ信号を供給する夫々第1及び第2のデータ線からなり、上記画素を所定のサイクルで選択する走査信号が上記走査線を介して上記画素の第1及び第2の能動素子に供給され、

上記第1及び第2の能動素子を介して夫々上記第1及び第2データ線から夫々上記第1及び第2のデータ信号が夫々第1及び第2の容量素子に供給され、

上記第1の容量素子によって保持された上記第1のデータ信号が第3の能動素子に供給され、

上記第3の能動素子を介して上記第1のデータ信号に応じた電流が発光素子に供給されて第1の点灯状態とし、

1走査サイクルの間に、上記第2のデータ信号を上記第3の能動素子に供給し、上記発光素子の上記第1の点灯状態を、上記第2のデータ信号に応じた電流による第2の点灯状態に変更する変更工程を有することを特徴とする画像表示方法。

【請求項16】 上記1走査サイクルの間に同一の走査線に接続された各画素の発光素子を少なくとも走査線単位で強制的に消灯し、上記発光素子を上記点灯状態から消灯状態にする工程を有することを特徴とする請求項15記載の画像表示方法。

上記第1及び第2の能動素子を介して夫々上記第1及び第2データ線から夫々上記第1及び第2のデータ信号が夫々第1及び第2の容量素子に供給され、

上記第1の容量素子によって保持された上記第1のデータ信号が第3の能動素子に供給され、

上記第3の能動素子を介して上記第1のデータ信号に応じた電流が発光素子に供給されて第1の点灯状態とし、

1走査サイクルの間に、上記第2のデータ信号に基づいて中間データを生成し、上記中間データを上記第3の能動素子に供給し、上記発光素子の上記第1の点灯状態を、上記中間データに応じた電流による第2の点灯状態に変更する変更工程を有することを特徴とする画像表示方法。

【請求項13】 上記1走査サイクルの間に同一の走査線に接続された各画素の発光素子を少なくとも走査線単位で強制的に消灯し、上記発光素子を上記点灯状態から消灯状態にする工程を有することを特徴とする請求項12記載の画像表示方法。

【請求項14】 上記変更工程は、上記第1の容量素子と上記第2の容量素子とを結合する第4の能動素子に制御信号が供給され、上記第1の容量素子及び上記第2の容量素子に保持される夫々第1及び第2のデータ信号を結合して上記中間データを生成する工程を有することを有する請求項12記載の画像表示方法。

【請求項15】 複数の走査線と、この走査線の延設方向に対して交差する方向に延設された複数のデータ線と、上記データ線と上記走査線とによりマトリクス状に形成された画素とを具備する画像表示装置の画像表示方法において、

上記データ線は第1及び第2のデータ信号を供給する夫々第1及び第2のデータ線からなり、上記画素を所定のサイクルで選択する走査信号が上記走査線を介して上記画素の第1及び第2の能動素子に供給され、

上記第1及び第2の能動素子を介して夫々上記第1及び第2データ線から夫々上記第1及び第2のデータ信号が夫々第1及び第2の容量素子に供給され、

上記第1の容量素子によって保持された上記第1のデータ信号が第3の能動素子に供給され、

上記第3の能動素子を介して上記第1のデータ信号に応じた電流が発光素子に供給されて第1の点灯状態とし、

1走査サイクルの間に、上記第2のデータ信号を上記第3の能動素子に供給し、上記発光素子の上記第1の点灯状態を、上記第2のデータ信号に応じた電流による第2の点灯状態に変更する変更工程を有することを特徴とする画像表示方法。

【請求項16】 上記1走査サイクルの間に同一の走査線に接続された各画素の発光素子を少なくとも走査線単位で強制的に消灯し、上記発光素子を上記点灯状態から消灯状態にする工程を有することを特徴とする請求項15記載の画像表示方法。

【請求項17】 上記変更工程は、上記第1及び第2の容量素子並びに上記第3の能動素子に接続された第5の能動素子に制御信号を供給し、上記第5の能動素子により、上記第1の容量素子と上記第3の能動信号との間の接続、又は、上記第2の容量素子と上記第3の能動素子との間の接続のいずれかを選択し、上記第1のデータ信号又は上記第2のデータ信号を上記第3の能動素子に供給する工程を有することを特徴とする請求項16記載の画像表示方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、アクティブマトリクス型の画像表示装置及びその方法に関し、特に、画像の改善を図ったアクティブマトリクス型の画像表示装置及びその方法に関する。

【0002】

【従来の技術】 一般に、アクティブマトリクス型の画像表示装置では、電気光学物質を有する多数の画素をマトリクス状に並べ、与えられた輝度情報に応じて画素毎に光強度を制御することによって画像を表示する。電気光学物質として液晶を用いた画像表示装置（液晶ディスプレイ）は、各画素に書き込まれる電圧に応じて画素の透過率が変化する。一方、電気光学物質として有機エレクトロミネッセンス（以下、EL（electro luminescence））材料を用いた画像表示装置（有機ELディスプレイ）でも、基本的な動作は液晶を用いた場合と同様であるが、有機ELディスプレイは各画素に発光素子を有する、所謂自発光型であり、液晶ディスプレイに比べて画像の視認性が高い、バックライトが不要、及び応答速度が速い等の特徴を有する。また、有機ELディスプレイにおいては、個々の発光素子の輝度は電流量によって制御される。即ち、発光素子が電流駆動型或いは電流制御型であるという点で液晶ディスプレイ等とは大きく異なる。

【0003】 有機ELディスプレイの駆動方式としては、単純マトリクス方式とアクティブマトリクス方式とがあるが、前者は構造が単純であるものの大型且つ高精度のディスプレイの実現が困難であるため、上述のアクティブマトリクス方式の開発が盛んに行われている。

【0004】 アクティブマトリクス方式は、各画素に設けた発光素子に流れる電流を画素内部に設けた能動素子（一般には、絶縁ゲート型電界効果トランジスタの一種である薄膜トランジスタ、以下TFT（thin-film transistor）という。）によって制御する。

【0005】 このような、アクティブマトリクス方式の有機ELディスプレイとして、従来、画素内部の能動素子の設計自由度を増して良好な設計を可能たらしめるとともに、画面輝度を自在且つ簡便に調整することが可能な画像表示装置が開示されている（特開2001-60076号公報、以下従来例という）。

【0006】 図14は、従来の画像表示装置の1画素分の等価回路を示す回路図である。従来の画像表示装置は、所定の走査サイクル（フレーム）で画素100を選択するために、相互に平行に設けられた複数の走査線101と、この走査線101に垂直な方向に画素100を駆動するための輝度情報を与える相互に平行に設けられた複数のデータ線102とを有し、画素100は、走査線101とデータ線102との交差部に形成されてマトリクス状に設けられている。更に、各画素100は、走査線101と平行に設けられ各画素100の発光素子104の発光を停止する停止制御線103に接続されている。

【0007】 画素100は、走査線101にそのゲートGが接続され、データ線102にそのソースSが接続されたTFT111と、このTFT111を介してデータ線102から供給される輝度情報を保持する容量素子C10と、この容量素子C10に保持される輝度情報がそのゲートGに供給されるTFT112と、このTFT112を介して輝度情報に応じた電流が供給される発光素子104と、容量素子C10とTFT112との間にそのドレインDが接続され、そのゲートGに停止制御線103が接続されたTFT113とから構成されている。

【0008】 TFT111は、そのゲートGに接続された走査線から所定のサイクルで画素を選択する走査信号が入力される。また、TFT111のソースSにはデータ線102から輝度情報に応じた電気信号が印可される。容量素子C10は、TFT111のドレインDを介して供給される輝度情報を保持する。TFT112は、容量素子C10から供給される輝度情報に応じた電気信号がそのゲートGに印可され、そのドレインDに接続された発光素子104に供給される電流量を制御する。発光素子104は、そのカソードKがTFT112に接続され、そのアノードAがV_{dd}に接続されており、TFT112により制御される電流量により、その輝度に変化する。TFT113は、そのゲートGに接続された停止制御線103からの停止制御信号によりオン状態になり、TFT112のゲート-ソース間電圧V_{gs}を0Vとすることにより、発光素子104に流れる電流を遮断する。このTFT113と停止制御線103とから停止制御手段が構成されている。

【0009】 図15は、図14に示した画素100をマトリクス状に配列した画像表示装置を示す回路図である。図15に示すように、走査線101（X1, X2, ..., XN）が行状に配列され、データ線102（Y1, Y2, ..., YN）が列状に配列されている。各走査線101とデータ線102の交差部に上述の画素100が形成されている。また、走査線101と平行に、停止制御線103（Z1, Z2, ..., ZN）が形成されている。

【0010】 また、走査線101は走査線駆動回路121に接続され、データ線102はデータ線駆動回路12

10

20

30

40

50

2に接続され、停止制御線103は停止制御線駆動回路123に接続されている。更に、走査線駆動回路121はシフトレジスタを含んでおり、垂直クロックVCKに同期して垂直スタートパルスVSP1を順次転送することにより、走査線101を1走査サイクル内で順次選択する。また、停止制御線駆動回路123もシフトレジスタを含んでおり、垂直クロックVCKに同期して垂直スタートパルスVSP2を順次転送することにより、停止制御線103に制御信号を出力する。VSP2は遅延回路124により所定時間(遅延時間T)だけVSP1から遅延処理されたものである。データ線駆動回路122は、走査線101の線順次走査に同期して、各データ線102に輝度情報に対応した電気信号を出力する。

【0011】図16は、図15に示した従来の画像表示装置の動作を示すタイミングチャートである。先ず、例えば時間t11において、垂直スタートパルスVSP1が走査線駆動回路121及び遅延回路124に入力される。走査線駆動回路121は、この垂直スタートパルスVSP1の入力を受けた後、垂直クロックVCKに同期して、時間t12で走査線101(例えば走査線X1)を選択する走査信号が出力される。この走査線101の走査信号に同期して、データ線102から輝度情報が入力される(図示せず)。走査線駆動回路121は、走査線X1、X2、…、XNを順次選択する走査信号を出力する。これにより、走査線単位で、データ線102から入力される輝度情報が画素100に書き込まれていく。各画素100は書き込まれた輝度情報に応じた強度で発光を開始する。

【0012】垂直スタートパルスVSP1は遅延回路124で遅延され、遅延時間Tを有する垂直スタートパルスVSP2が停止制御線駆動回路123に入力される。停止制御線駆動回路123は垂直スタートパルスVSP2を受けた後、垂直クロックVCKに同期して、時間t14で停止制御線Z1を選択する停止制御信号を出力する。停止制御線駆動回路123は、停止制御線103(Z1、Z2、…、ZN)を順次選択する停止制御信号を出力し、その選択された停止制御線103を有する画素の発光が走査線単位で停止していく。

【0013】このように、画素100への輝度情報の書き込みは、走査線101が選択された状態で、データ線102に輝度情報に応じた電気信号を印加することによって行われ、画素100に書き込まれた輝度情報は走査線101が非選択となった後も容量素子C10に保持され、発光素子104は保持された輝度情報に応じた輝度で点灯を維持可能である。その後、停止制御線103から、停止制御線103に接続されたTFT113のゲートGに制御信号が与えられ、TFT112のゲート電位を制御して発光素子を消灯する。TFT113のゲートGは走査線101に対応した停止制御線103に共通接続されており、停止制御線103単位で発光停止制御を

行うことができる。こうして、同一の走査線101に接続された各画素100の発光素子104を少なくとも走査線単位で強制的に消灯し、各画素100に輝度情報が書き込まれてから次に新たな輝度情報が書き込まれる1走査サイクルの間に発光素子104を点灯状態から消灯状態にする。なお、消灯状態となってから次のサイクルの点灯状態となるまでが消灯期間である。

【0014】従来の画像表示装置においては、停止制御手段により、1フィールドに例えば50%の消灯期間を設けることにより、間欠的に発光させ、動画質を改善することができる。

【0015】一般に、アクティブマトリクス型の画像表示装置においては、CRT表示と比較して、動きが劣化する及び輪郭がぼやける等の画質の劣化(いわゆる画像ぼけ)という定性的な画質劣化問題(以下、ホールドぼけともいう。)が生じる。この画像ぼけは、画像表示される1枚毎の画像がぼけているわけではなく、連続して輝度変調することによる残像等によるもので、人間の視覚特性に関連するものであるが、連続して発光させるのではなく、CRTのようなインパルス型発光に近づける、即ち、フィールド毎に表示光を間欠的にすることにより、画像ぼけの問題が低減されることが報告されている。

【0016】

【発明が解決しようとする課題】ここで、例えば、上述の従来技術を使用して、発光割合を1フレームあたり、25%程度に落とし、消灯期間を長くして75%程度設けることにより、アクティブマトリクス型の画像表示装置に生じる画像ぼけが低減され、CRT表示に近づかせ、画質劣化を許容範囲内程度に低減することが可能となる。

【0017】しかしながら、上述の従来の技術において、消灯時間を長くして画像ぼけを低減するために、発光割合を25%程度に落として、点灯時間を短くすると輝度(光量)が低下してしまうという問題点がある。

【0018】本発明は、このような従来の実情に鑑みて提案されたものであり、画像品質を向上し、画像ぼけを低減して高品質な画質を得ることができる画像表示装置及びその方法を提供することを目的とする。

【0019】

【課題を解決するための手段】上述した目的を達成するために、本発明に係る画像表示装置は、複数の走査線と、この走査線の延設方向に対して交差する方向に延設された複数のデータ線と、上記データ線と上記走査線とによりマトリクス状に形成された画素とを具備する画像表示装置において、上記データ線は第1及び第2のデータ信号を供給する夫々第1及び第2のデータ線からなり、上記画素は、上記画素を所定のサイクルで選択する走査信号が上記走査線を介して供給される第1及び第2の能動素子と、上記第1及び第2の能動素子を介して夫

々上記第1及び第2データ線から供給される夫々上記第1及び第2のデータ信号を保持する夫々第1及び第2の容量素子と、上記第1の容量素子によって保持された上記第1のデータ信号が供給される第3の能動素子と、上記第3の能動素子を介して上記第1のデータ信号に応じた電流が供給され第1の点灯状態となる発光素子と、1走査サイクルに、上記発光素子の点灯状態を変更する変更手段とを有し、上記変更手段は、上記第2のデータ信号に基づいて中間データを生成し、上記中間データを上記第3の能動素子に供給し、上記発光素子の上記第1の点灯状態を、上記中間データに応じた電流による第2の点灯状態に変更することを特徴とする。

【0020】本発明においては、第1のデータ線から与えられた第1のデータ信号が書き込まれてから次に新たな第1のデータ信号が書き込まれる1走査サイクルの間に、発光開始時の第1の点灯状態から第2の点灯状態へ発光状態を移行して、中間データを表示することができ、発光状態の急峻な変化を抑えることができ画像の品質が向上する。

【0021】また、上記1走査サイクルの間に同一の走査線に接続された各画素の発光素子を少なくとも走査線単位で強制的に消灯する制御手段を有し、該制御手段は、上記発光素子を上記点灯状態から消灯状態にすることができ、1走査サイクルの間に消灯期間を設けることにより、点灯時間を間欠状態としてCRTのようなインパルス型発光に近づけることができる。

【0022】更に、上記変更手段は、上記第1の容量素子と第2の容量素子とを結合する第4の能動素子からなる生成手段を有し、上記第1の容量素子により保持される第1のデータ信号と第2の容量素子により保持される第2のデータ信号とを結合して上記中間データを生成することができ、1走査サイクル中に、第1の保持容量とは別に設けた第2の保持容量を使用し、この第2の容量素子に第1の容量素子を足し込んだ結合容量を中間データとして生成することができる。

【0023】更にまた、上記第1のデータ線及び第2のデータ線に夫々上記第1のデータ信号及び上記第2のデータ信号を供給するデータ線駆動回路を有し、上記データ線駆動回路は、上記第1のデータ信号から第2のデータ信号を生成する信号処理回路を有し、上記信号処理回路は、第1のデータ信号から所定のデータを切り出すデータ切り出し手段と、上記データ切り出し手段が切り出した切出データに基づいてクラスコードを発生するクラス分類手段と、上記第1のデータ信号から上記第2のデータ信号へ変換するための推定式の予測係数が上記クラスコード毎に記憶され、上記クラスコードに対応する予測係数を出力する予測係数記憶手段と、上記予測係数記憶手段から出力された上記予測係数と上記切出データとに基づいて推定演算して上記中間データを出力する推定演算手段と、上記第1のデータ信号及び上記中間データ

から上記第2のデータ信号を生成するデータ変換部とを有することができる。

【0024】また、上記予測係数記憶手段に記憶される予測係数を予め学習する学習手段を有し、上記学習手段は、上記第1のデータ信号のフレーム周波数が変換された周波数変換データ信号を上記第2のデータ信号として生成するフレーム周波数変換手段と、上記周波数変換データ信号から所定のデータを切り出すデータ切り出し手段と、上記データ切り出し手段が切り出した切出データに基づいてクラスコードを発生するクラス分類手段と、第1のデータ信号と周波数変換データ信号から切り出された上記切出データとが入力されたこの各データに基づき予測係数を算出する予測係数演算部と、上記予測係数演算部にて演算された上記予測係数を、上記クラスコードと共に記憶する予測係数記憶手段とを有することができ、これにより、極めて正確な中間データを創造することができる。

【0025】本発明の画像表示装置は、複数の走査線と、この走査線の延設方向に対して交差する方向に延設された複数のデータ線と、上記データ線と上記走査線とによりマトリクス状に形成された画素とを具備する画像表示装置において、上記データ線は第1及び第2のデータ信号を供給する夫々第1及び第2のデータ線からなり、上記画素は、上記画素を所定のサイクルで選択する走査信号が上記走査線を介して供給される第1及び第2の能動素子と、上記第1及び第2の能動素子を介して夫々上記第1及び第2データ線から供給される夫々上記第1及び第2のデータ信号を保持する夫々第1及び第2の容量素子と、上記第1の容量素子によって保持された上記第1のデータ信号が供給される第3の能動素子と、上記第3の能動素子を介して上記第1のデータ信号に応じた電流が供給され第1の点灯状態となる発光素子と、1走査サイクルに、上記発光素子の点灯状態を変更する変更手段とを有し、上記変更手段は、上記第2のデータ信号を上記第3の能動素子に供給し、上記発光素子の上記第1の点灯状態を、上記第2のデータ信号に応じた電流による第2の点灯状態に変更することを特徴とする。

【0026】本発明においては、第1のデータ線から与えられた第1のデータ信号が書き込まれてから次に新たな第1のデータ信号が書き込まれる1走査サイクルの間に、発光開始時の第1の点灯状態から第2のデータ信号に応じた第2の点灯状態へ発光状態を移行することにより、点灯状態を変更することができ、発光状態の急峻な変化を抑えることができ画像の品質が向上する。

【0027】また、上記変更手段は、上記第1の容量素子と上記第2の容量素子とに接続された第5の能動素子と、上記第5の能動素子に制御信号を供給する選択制御線とを有し、上記選択信号により上記第1の容量素子により保持される上記第1のデータ信号又は上記第2の容量素子により保持される上記第2のデータ信号のいずれ

かを選択することができる。

【0028】本発明に係る画像表示方法は、複数の走査線と、この走査線の延設方向に対して交差する方向に延設された複数のデータ線と、上記データ線と上記走査線とによりマトリクス状に形成された画素とを具備する画像表示装置の画像表示方法において、上記データ線は第1及び第2のデータ信号を供給する夫々第1及び第2のデータ線からなり、上記画素を所定のサイクルで選択する走査信号が上記走査線を介して上記画素の第1及び第2の能動素子供給され、上記第1及び第2の能動素子を介して夫々上記第1及び第2データ線から夫々上記第1及び第2のデータ信号が夫々第1及び第2の容量素子に供給され、上記第1の容量素子によって保持された上記第1のデータ信号が第3の能動素子に供給され、上記第3の能動素子を介して上記第1のデータ信号に応じた電流が発光素子に供給されて第1の点灯状態とし、1走査サイクルの間に、上記第2のデータ信号に基づいて中間データを生成し、上記中間データを上記第3の能動素子に供給し、上記発光素子の上記第1の点灯状態を、上記中間データに応じた電流による第2の点灯状態に変更する変更工程を有することを特徴とする。

【0029】本発明に係る画像表示方法は、複数の走査線と、この走査線の延設方向に対して交差する方向に延設された複数のデータ線と、上記データ線と上記走査線とによりマトリクス状に形成された画素とを具備する画像表示装置の画像表示方法において、上記データ線は第1及び第2のデータ信号を供給する夫々第1及び第2のデータ線からなり、上記画素を所定のサイクルで選択する走査信号が上記走査線を介して上記画素の第1及び第2の能動素子が供給され、上記第1及び第2の能動素子を介して夫々上記第1及び第2データ線から夫々上記第1及び第2のデータ信号が夫々第1及び第2の容量素子に供給され、上記第1の容量素子によって保持された上記第1のデータ信号が第3の能動素子に供給され、上記第3の能動素子を介して上記第1のデータ信号に応じた電流が発光素子に供給されて第1の点灯状態とし、1走査サイクルの間に、上記第2のデータ信号を上記第3の能動素子に供給し、上記発光素子の上記第1の点灯状態を、上記第2のデータ信号に応じた電流による第2の点灯状態に変更する変更工程を有することを特徴とする。

【0030】

【発明の実施の形態】以下、本発明を適用した具体的な実施の形態について、図面を参照しながら詳細に説明する。この実施の形態は、発光素子に有機ELを使用した画像表示装置に適用したものである。

【0031】図1は、本発明の第1の実施の形態における画像表示装置の1画素分の等価回路図である。図1に示すように、画素10は、所定の走査サイクル（フレーム）で画素10を選択する走査線11と、この走査線11に垂直な方向に設けられて画素10を駆動するための

輝度情報である第1及び第2のデータ信号Y1、Y2を与える第1のデータ線12a及び第2のデータ線12bとの交差部に形成され、マトリクス状に配設されている。

【0032】画素1は、有機エレクトロルミネッセンス素子からなる発光素子14と、5つのTFT1～5と、2つの容量素子C1、C2とを有する。

【0033】TFT1及びTFT2は、画素10を所定のサイクルで選択する走査信号が走査線11を介して、そのゲートGから供給される第1及び第2の能動素子である。また、第1及び第2の容量素子である夫々容量素子C1及びC2は、夫々TFT1及びTFT2のドレインDに夫々接続され、TFT1及びTFT2を介して夫々上記第1及び第2データ線12a、12bから供給される夫々第1及び第2のデータ信号Y1、Y2を保持する。容量素子C1及びC2の他端は接地されている。

【0034】TFT1は走査線11からの走査信号によって選択され、その状態でデータ線12aから与えられた第1のデータ信号Y1を容量素子C1に書き込む。同様に、TFT2も走査線11からの走査信号によって選択され、その状態でデータ線12bから与えられた第2のデータ信号Y2を容量素子C2に書き込む。

【0035】第3の能動素子であるTFT3には、容量素子C1によって保持された第1のデータ信号Y1が供給される。TFT3はそのゲートに印可される電圧（データ信号）に応じて発光素子14に供給する電流量を制御する。発光素子14には、TFT3を介して、TFT3のゲートに印可されるデータ信号に応じた電流が供給される。発光素子14は、供給される電流量によって輝度に変化する。第1のデータ信号Y1に応じた電流が供給された場合は、第1の点灯状態となる。

【0036】TFT4は、そのドレインD及びソースSに夫々容量素子C1及び容量素子C2が接続され、容量素子C1及びC2を接続する第4の能動素子である。このTFT4は、オン状態になると、容量素子C1及びC2を結合する。図2は、容量素子の結合原理を説明するための回路図である。図2に示すように、例えば容量素子CsA、CsBの一端が接地され、他端が夫々TFT16のソースS及びドレインDに接続されている場合について説明する。TFT16のゲートGには容量素子結合制御線Lが接続されている。容量素子結合制御線Lからの信号により、TFT16のゲートGに電圧が印可されオンされた場合、容量素子CsAとCsBとの容量が結合され、TFT16のドレインDの電位は、容量素子CsAとCsBとの中間電位となる。

【0037】図1に戻って、TFT4のゲートGには結合制御線15が接続され、TFT4のオン・オフを制御する結合制御信号が入力される。TFT4は結合制御線15から与えられる制御信号によりオン状態になると、上述のように、容量素子C1及びC2を接続し、各容量

素子C1、C2に保持された第1及び第2のデータ信号Y1、Y2を結合する。この容量素子C1、C2及び結合制御線15から発光素子14の点灯状態を変更する変更手段が構成されている。

【0038】また、TFT1のドレインDとTFT4のドレインDとの間の接点Pと、TFT3のゲートGとの間には、TFT6のドレインDが接続され、そのゲートGに停止制御線13が接続されている。この停止制御線13からの停止制御信号により、TFT6のオン・オフが制御される。そして、停止制御線13からの停止信号により、発光素子14の発光を強制的に停止する。

【0039】画素10への輝度情報の書き込みは、走査線11が選択された状態で、第1のデータ線12aに、例えばデータ電位Vdata1である所定の電気信号（第1のデータ信号Y1）を印加することによって行われる。画素10に書き込まれた第1のデータ信号Y1は走査線11が非選択となったあとも容量素子C1に保持され、発光素子14は保持された輝度情報に応じた輝度で点灯（第1の点灯状態）を維持可能である。

【0040】また、このとき、第2のデータ線12bにも、例えばデータ電位Vdata2の所定の電気信号（第2のデータ信号Y2）を印可し、これが容量素子C2に保持される。

【0041】そして、1フレーム期間内に、結合制御線15からの結合制御信号により、TFT4がオン状態となると、容量素子C1とC2とが結合され、接点Pの電圧がその結合容量に応じた電圧となる。そして、TFT3に印可される電圧が結合容量に応じた別電位に移行し、これにより、発光素子14に流れる電流が変化し、発光状態（点灯状態）が変更される。

【0042】また、停止制御線13から、停止制御線13に接続されたTFT6のゲートGに制御信号が与えられ、TFT2のゲート電位を制御して発光素子14を消灯する。即ち、制御信号に応じてTFT3をオン状態にすることにより、容量素子C1、C2が放電されて、TFT2のゲートソース電圧Vgsが0Vとなり、発光素子14に流れる電流を遮断することができる。TFT6のゲートGは走査線11に対応した停止制御線13に共通接続されており、停止制御線13単位で発光停止制御を行うことができる。こうして同一の走査線13に接続された各画素10の発光素子14を少なくとも走査線単位で強制的に消灯し、各画素10に輝度情報が書き込まれてから次に新たな輝度情報が書き込まれる1走査サイクルの間に発光素子14を点灯状態から消灯状態にする。

【0043】次に、このような画素10を有する画像表示装置について説明する。図3は本実施の形態の画像表示装置を示す回路図である。図3に示すように、画像表示装置20は、走査線11（X1、X2、…、XN）が相互に平行に行状に配列され、この走査線11とは垂直

の方向、即ち列状に第1のデータ線12a及び第2のデータ線12bが交互に相互に平行に配列されている。各走査線11とデータ線12a及び12bとの交差部には、上述の画素10が形成されている。また、走査線11と平行に、停止制御線13（Z1、Z2、…、ZN）、及び上述の容量素子結合制御線15（L1、L2、…、LN）が形成されている。

【0044】走査線11は、走査線駆動回路21に接続され、第1のデータ線12a及び第2のデータ線12bはデータ線駆動回路22に接続され、停止制御線13は停止制御線駆動回路23に接続され、結合制御線15は結合制御線駆動回路25に接続されている。

【0045】走査線駆動回路21は、シフトレジスタを含んでおり、垂直クロックVCKに同期して垂直スタートパルスVSP1を順次転送することにより、走査線X1、X2、…、XNを一走査サイクル内で順次選択する。また、停止制御線駆動回路23には、垂直スタートパルスVSP1が遅延回路24を介して所定時間T1だけVSP1から遅延処理された垂直スタートパルスVPS2が入力される。この停止制御線駆動回路23もシフトレジスタを含んでおり、垂直クロックVCKに同期して垂直スタートパルスVSP2を順次転送することにより、停止制御線Z1、Z2、…、ZNに制御信号を出力する。また、結合制御線駆動回路25には、垂直スタートパルスVSP1が遅延回路26を介して所定時間T2だけVSP1から遅延処理された垂直スタートパルスVPS3が入力される。この結合制御線駆動回路25もシフトレジスタを含んでおり、垂直クロックVCKに同期して垂直スタートパルスVSP3を順次転送することにより、容量素子結合制御線L1、L2、…、LNに制御信号を出力する。

【0046】データ線12a、12bはデータ線駆動回路22に接続されており、走査線Xの線順次走査に同期して、各第1のデータ線12a及び第2のデータ線12bに夫々後述する第1のデータ信号Y1及び第2のデータ信号Y2に対応した電気信号を出力する。この場合、データ線駆動回路22は、いわゆる線順次駆動を行ない、選択された画素の行に対して一斉に電気信号を供給することができる。また、データ線駆動回路22は、いわゆる点順次駆動を行ない、選択された画素の行に対して順次電気信号を供給してもよい。いずれにしても、本発明は、線順次駆動と点順次駆動の両者を包含している。

【0047】次に、中間データを生成するための第1及び第2のデータ信号について詳細に説明する。図4は、図3に示すデータ線駆動回路22に含まれる第1及び第2のデータ信号を生成する信号処理回路を示すブロック図である。この信号処理回路は、第1の信号データY1から第2の信号データY2を創造するものである。図4に示すように、データ線駆動回路22は、結合データ生

成部31と遅延回路32とを有し、第1のデータ信号Y1が入力輝度信号30として結合データ生成部31及び遅延回路32に入力される。そして、結合データ生成部31にて第1のデータ信号Y1から第2のデータ信号Y2が生成され、出力される。遅延回路32の出力は第1のデータ信号Y1である。このデータ信号Y1及びデータ信号Y2が画素10の夫々TFT1及びTFT4に入力される。

【0048】図5は、図4に示す結合データ生成部31を示すブロック図である。図5に示すように、結合データ生成部31は、クラス分類適応処理部33と、遅延回路34と、データ変換部35とを有する。

【0049】第1のデータ信号Y1である入力輝度信号30は、結合データ生成部31のクラス分類適応処理部33及び遅延回路34に入力される。クラス分類適応処理部33では、時間解像度が創造された中間フレーム（フィールド）の画像データ36を生成し、この画像データ36が遅延回路34から出力された第1のデータ信号Y1である元の入力輝度信号30と共にデータ変換部35に入力される。データ変換部35では、中間フレームの画像データ36を基に結合データ（第2のデータ信号Y2）を生成する。第2のデータ信号Y2は、第1のデータ信号Y1である元の入力輝度信号30と第2のデータ信号Y2とを結合すると中間フレームの画像データ36になるような輝度信号である。ここで、中間フレームの画像データとして容量素子C1とC2との結合（単純平均）で実現できない範囲のデータが算出された場合は、データ変換部34において制限する。即ち、実現できるデータに最も近い値に変換する。こうして生成・変換された結合データが第2のデータ信号Y2として出力される。

【0050】次に、クラス分類適応処理について説明する。図6及び図7は、図5に示すクラス分類適応処理部における夫々予測回路及び学習回路を示す回路図である。図7に示すように、予測回路40は、第1のデータ信号Y1からクラスタップを選択するクラスタップ構築部41と、第1のデータ信号Y1から予測タップを選択する予測タップ構築部42と、クラスタップからクラスを決定するクラス分類部43と、予測タップから第2のデータ信号Y2を予測演算する予測演算部44と、後述する学習回路にて予め学習された予測係数を保存するROM（Read-only memory）等の係数メモリ45とを有する。

【0051】クラスタップ構築部41は、第1のデータ信号Y1である入力輝度信号30から特徴領域（例えば、注目画素及び該注目画素を中心とした複数の周辺画素）を切り出し、切り出した画素データ（以下、クラスタップという。）をクラス分類部43に入力する。

【0052】クラス分類部43は、切り出された各画素データを、信号波形のパターンを少ないクラスで表現で

きるような情報圧縮手段により、例えば8ビットから2ビットに圧縮等するような演算を行ってパターン圧縮データを生成する。このような情報圧縮手段として、例えばADRC（Adaptive Dynamic Range Coding）回路、DPCM（予測符号化）及びVQ（ベクトル量子化）等を使用することができる。このパターン圧縮データに基づいてその特徴領域が属するクラスを分類したクラスコードを生成し、このクラスコードをタップ構築部42及び係数メモリ45に入力する。

【0053】予測タップ構築部42は、クラスタップ構築部41と同様に、輝度信号30から特徴領域の画素データ（例えば、注目画素及び該注目画素を中心とした複数の周辺画素）の切り出しを行い、切り出した画素データ（以下、予測タップという。）を予測演算部44に入力する。

【0054】係数メモリ45は、後述する学習回路50によって予め生成された各クラスに対応する予測係数データを格納しており、クラス分類部43から供給されるクラスコードに応じた予測係数を読み出し、これを予測演算部44に入力する。

【0055】予測演算部44は、予測タップ構築部42から入力された予測タップの画素値と、係数メモリ45から入力された予測係数とに基づいて、中間フレームデータを生成する際に使用する第2のデータ信号Y2となる画像データを予測演算し、出力端子OUTを介して出力する。

【0056】次に、係数メモリ45に格納される予測係数を作成（学習）するための学習回路について説明する。図7に示すように、学習回路50は、第1のデータ信号Y1である入力輝度信号30のフレーム周波数を変換するフレーム周波数変換部51と、フレーム周波数変換された周波数変換データ信号からクラスタップを選択するクラスタップ構築部52と、フレーム周波数変換された周波数変換データ信号から予測タップを選択する予測タップ構築部53と、クラスタップ52からクラスを決定するクラス分類部54と、フレーム周波数変換前の輝度信号、即ち第1のデータ信号Y1と、クラスコード及び予測タップとが入力されて予測係数を算出する予測係数算出部55と、予測係数算出部55にて算出された予測係数を格納する係数メモリ56を有する。

【0057】中間フレームデータを生成するために使用する予測係数を学習によって得るためには、まず、フレーム周波数変換部51により、第1のデータ信号Y1である入力輝度信号30から、そのフレーム周波数を変換した輝度信号57を生成する。この輝度信号57は、第2のデータ信号Y2に相当するものである。

【0058】クラスタップ構築部52は、フレーム変換された輝度信号57から所定の特徴領域の画素データを切り出し、この切り出した画素データ（以下、クラスタップという。）をクラス分類部54へ入力する。また、

予測タップ構築部53は、フレーム変換された画素データから所定の特徴領域の画素データを切り出し、この切り出した画素データ（以下、予測タップという。）を予測係数算出部55に inputs する。即ち、クラスタップ構築部52及び予測タップ構築部53は、図17に示すクラスタップ構築部41及び予測タップ構築部42と同様の働きをするものである。

【0059】クラス分類部54も、クラス分類部43と同様に、入力されたクラスタップからパターン圧縮データを形成してクラスコードを生成し、このクラスコードを予測係数算出部55に inputs する。

【0060】予測係数算出部55は、入力輝度信号30と、予測タップ構築部53で切り出された予測タップとから正規化方程式等を使用して予測係数を算出し、この予測係数をクラス分類部54から入力されたクラスコードと共に係数メモリ56に保存する。

【0061】このような学習を行うことにより、係数メモリ56には、クラス毎に、中間フレームデータを推定するための統計的に最も真値に近い推定ができる予測係数が格納されることになる。

【0062】次に、このように構成された本実施の形態の動作について説明する。基本的な動作は、上述の従来例における画像表示装置と同様である。即ち、先ず、垂直スタートパルスVSP1が走査線駆動回路21及び遅延回路24、26に inputs される。走査線駆動回路21はVSP1の inputs を受けたあと、垂直クロックVCKに同期して走査線X1、X2、…、XNを順次選択し、走査線単位で第1及び第2のデータ信号に応じた輝度情報が画素10に書き込まれていく。垂直スタートパルスVSP1は遅延回路24、26で遅延され、垂直スタートパルスVSP2、VSP3として停止制御線駆動回路23、結合制御線駆動回路25に inputs される。

【0063】結合制御線駆動回路25は、VSP3が inputs された後、垂直クロックVCKに同期して容量結合制御線L1、L2、…、LNを順次選択し、走査線単位で発光輝度を移行させる。次に、停止制御線駆動回路23はVSP2が inputs された後、垂直クロックVCKに同期して停止制御線Z1、Z2、…、ZNを順次選択し、発光を走査線単位で停止させる。

【0064】次に、画素10の動作について更に詳細に説明する。図8は、画素10の動作を示すタイミングチャートである。図8において、走査信号Xは、図1に示す画素10の走査線11に供給される走査信号であり、TFT1及びTFT4のゲートGに印可される電位レベルを示す。また、停止制御線Zは、画素10の停止制御線13に供給される停止信号であり、TFT5のゲートGに印可される電位レベルを示し、Data Y1、Data Y2は、画素10の夫々第1及び第2のデータ線12a、12bに供給される第1及び第2のデータ信号Y1、Y2、即ち、TFT1のソースS、TFT2のソー

スSに inputs される第1及び第2のデータ信号Y1、Y2を示し、結合データY3は、画素10のTFT3と容量素子C1との接点Pにおける電位レベルを示す。結合制御信号Lは、画素10の結合制御線15に供給される結合制御信号、即ち、TFT5のゲートGに印可される電位レベルを示す。

【0065】図8に示すように、走査信号XがHighレベルになって画素10が選択されてから、次に走査線XがHighレベルになって、再び画素10が選択されるまで（時間t1～t5）が1走査期間（1フレーム）Tである。

【0066】先ず、走査線Xが選択されているt1～t2の期間（書き込み期間T_i）、データ線12a及びデータ線12bから夫々第1のデータ信号Y1及び第2のデータ信号Y2が与えられる。第2のデータ信号Y2は、上述したように、データ信号Y1が、クラス分類適応処理されデータ変換されて生成されたデータ信号Y2である。

【0067】一方、書き込み期間T_iにおいて、停止制御線ZはHighレベルであり、TFT6はオフ状態となっている。また、容量素子結合制御線LもHighレベルであり、TFT4もオフ状態となっている。従って、結合データY3は、データ線12aから書き込まれた第1のデータ信号Y1であり、この第1のデータ信号Y1に基づき発光素子が発光する。また、第2のデータ信号は、容量素子C1に保持されている。更に、走査線Xが非選択状態となる時間t2～t3においても、データ信号Y1が保持された容量素子C1により、発光素子14は発光を続ける。

【0068】次に、時間t3において、容量素子結合制御線LがLowレベルになり、TFT4がオン状態になると、容量素子C1と容量素子C2とが結合され、その中間電位が生成される。これが上述のクラス分類適応処理部にて時間解像度創造により算出された中間フレームデータであり、これにより、接点Pの電位が変化し、発光素子14の発光輝度を変更される。

【0069】最後に、時間t4において、停止制御線ZがLowレベルとなり、TFT6がオン状態になると、容量素子C1、C2が放電されて、TFT3のゲートソース間電圧V_{gs}が0Vとなるため、TFT3がオフ状態になり、発光素子14に流れる電流が遮断され、発光素子14は消灯する。この時間t4から走査線Xが選択され、第1のデータ信号Y1が書き込まれて発光素子14に電流が流れる時間t5までの間が消灯期間T_eとなる。こうして、データ線Y2に、所望の結合データY3を得るために算出され第2のデータ信号Y2を与えることにより、第1の及び第2のデータ信号Y2から結合データY3をフレーム途中で発光素子OLEDの輝度を変更することができる。なお、本発明においては、発光期間を短縮する必要がないため、例えば、仮に容量素子

C1と同一の容量素子C2を用意し、結合させて輝度レベルを変更しない場合でも輝度は低下することがない。

【0070】また、上述のクラス分類適応処理を含む信号処理回路にて第2のデータ信号Y2を生成することなく、例えば、第2のデータ信号Y2として、第1のデータ信号Y1を1フレームずらした信号を使用し、中間データとして、第1のデータ信号Y1の所定のフレームのデータ信号と、次のフレームのデータ信号を足して平均したものとしてもよい。

【0071】本実施の形態においては、発光期間後半に、通常の輝度レベルを保持する容量素子C1とは別に設けられた容量素子C2と、容量素子C1とを結合することにより、発光開始時の輝度レベルとは異なる輝度レベルへの発光を移行することができる。このように、発光途中で、別電位に移行させることにより、1フレームの中間のフレーム（フィールド）データを生成し、時間解像度創造により、ホールドばけ等の時間特性を改善することができる。

【0072】また、輝度信号を発光の移行時間に合わせて発光開始時点の第1のデータ信号Y1から、発光移行時点のレベル（中間データのレベル）へ変換する第2のデータ信号Y2を生成し、中間フレームにおける中間データを創造するための第2のデータ信号Y2として入力することができる。この中間フレームのデータ生成には、クラス分類適応処理を使用するため、極めて正確な中間フレームデータ（中間画像）を得ることができ、この中間フレームデータを得るための結合差分の足し込み用の第2のデータ信号Y2は、データ線駆動回路の信号処理回路において、中間画像を画素10内の容量素子C1、C2の結合によって実現可能なデータに予め変換し

【0073】次に、本発明の第2の実施の形態について説明する。図10は、本発明の第2の実施の形態における画像表示装置の1画素分の一部分を示す等価回路図である。なお、図9は、図1に示す画素10の容量素子C1、C2及びTFT4に対応する部分の等価回路のみ示し、その他の画素構成及び図3に示す画像表示装置の回路構成は第1の実施の形態と同様の構成とし、その詳細な説明は省略する。

【0074】図9に示すように、本実施の形態においては、TFT4のソースS及びドレインDに夫々容量素子C1及びC3の一端が接続されている。ここで、容量素子C1の他端は接地され、C3の他端はVin電位に接続されている。即ち、TFT4のソースSに接続される

容量素子C3の他端が接地されず、電圧Vinが供給されている点が第1の実施の形態とは異なる。その他の構成は、第1の実施の形態と同様であって、容量素子C3とTFT4のソースSとの接点は、TFT2を介して第2のデータ線12bに接続され、TFT4のゲートGには容量素子結合制御線15が接続され、更に、容量素子C1とTFT4のドレインDとの接点はTFT2のゲートGに接続されている。

【0075】図10は、本実施の形態の動作を示すタイミングチャートである。本実施の形態において、容量素子C3の一端はTFT2を介して第2のデータ線12bに、他端はVinに接続されているため、図10に示すように、第2のデータ信号Y2として、容量素子C3に負の電位を与え、第1のデータ信号Y1（DataY1）に、第2のデータ信号Y2（DataY2）から容量素子C3に与えられた保持電荷を足し込む際、負の電位を足し込むことが可能である。本実施の形態においても、発光素子の発光途中で別電位に移行させることにより、発光素子の点灯状態を変更することができて第1の実施の形態と同様の効果を奏すると共に、負の電荷を足し込むことができるため、結合データY3の生成自由度が増し、画像品質を向上させることができる。

【0076】図11は、本発明の第3の実施の形態における画像表示装置の1画素の一部を示す等価回路図である。なお、図11は、図1に示す画素10の容量素子C1、C2及びTFT4に対応する部分の等価回路のみ示し、その他の画素構成及び図4に示す画像表示装置の回路構成は、第1の実施の形態と同様とし、その詳細な説明は省略する。

【0077】図11に示すように、容量素子C1、C4の一端は接地され、他端は、容量素子C1、C4を選択するセレクタ60に接続されている。セレクタ60の出力は、TFT2のゲートGに接続される。また、容量素子C1の他端は、TFT4のソースSに接続され、容量素子C4の他端はTFT5のソースSに接続されている。第1の実施の形態と同様に、TFT1及びTFT2のゲートGには、走査線が接続され、TFT1及びTFT2のオン・オフを制御し、各ソースSには、夫々第1のデータ信号Y1及び第2のデータ信号Y2が供給される夫々第1のデータ線及び第2のデータ線に接続されている。

【0078】セレクタ60は、TFT4と、TFT5と、CMOS（complementary metal-oxide semiconductor）等のスイッチング素子61とから構成されている。TFT4のソースSは容量素子C1に接続され、そのドレインDはTFT5のドレインDに接続されている。ここで、TFT5のゲートGは容量素子選択制御線62に接続されている。この容量素子選択制御線62は、第1及び第2の実施の形態においては容量素子結合制御線に相当するものである。更に、TFT4のゲート

Gは、スイッチング素子61を介して容量素子選択制御線62に接続されている。そして、TFT4のドレインDとTFT5のドレインDとの接点Qは、発光素子の発光を制御するTFT2のゲートGに接続されている。本実施の形態においては、第1のデータ信号Y1及び第2のデータ信号Y2とを結合（合成）して中間データを得るものではなく、中間フレーム時間において、容量素子選択制御線62により、TFT4又はTFT5のオン・オフを切りかえて、第1のデータ信号Y1から第2のデータ信号Y2へと発光を移行するものである。即ち、第2のデータ信号Y2がそのまま中間フレームデータとなる例である。

【0079】図12は、本実施の形態の動作を示すタイミングチャートである。図12に示すように、容量素子選択制御信号L'が時間t3でLowレベルになると、TFT5がオン状態となり、接点Qの電位を示す結合データY3は、第1のデータ信号Y1から、第2のデータ信号Y2へと切り替えられる。そして、停止制御信号Zが時間t4でLowレベルになるまで、第2のデータ信号Y2に基づき発光素子が発光する。中間フレームデータである時間t3～t4の結合データY3は、第2のデータ信号Y2であるため、図6に示すデータ交換部35が不要となり、クラス分類適応処理部33にて創造された中間フレームデータをそのまま第2のデータ信号Y2として使用することができる。

【0080】本実施の形態においては、発光素子の発光途中で別電位に移行させることにより、第1の実施の形態と同様の効果を奏すると共に、容量素子を結合して中間フレームデータを得ず、容量素子C4に保持された第2のデータ信号Y2をそのまま中間フレームデータとして使用するため、中間フレームデータの生成自由度が更に向上する。また、停止制御線からの制御信号Zを1フレームの後半にLowレベルにして発光素子を消灯するものとしたが、例えば、第1のデータ信号Y1により発光素子を発光させた後、第1の消灯期間を設け、更に第2のデータ信号により発光素子を発光させた後、第2の消灯期間を設ける等することにより、フィールド周波数を2倍にすることができ、画像表示装置の時間特性が更に改善される。

【0081】次に、上述の第1乃至第3の本実施の形態における発光素子14について更に詳細に説明する。発光素子14としては、例えば本願出願人等が先に出願した特開2000-43980号公報に記載の有機エレクトロルミネッセンス素子等を使用することができる。図13は、有機エレクトロルミネッセンス素子を示す断面図である。

【0082】図13に示すように、有機エレクトロルミネッセンス素子70は、陽極72と、陰極74と、この両者の間に保持された有機層73とからなる。有機層73は陽極72から供給される正孔と陰極74から供給さ

れる電子との再結合によって発光する有機発光層73aを含んでいる。更に、正孔注入層73cと正孔輸送層73bを含んでいる。陰極74は、極薄の電子注入金属層74aと透明導電層74bとの積層構造である。

【0083】また、陽極72は、少なくとも有機層73に接する部分に周期律表の5族または6族に属する金属を含む。好ましくは、陽極金属はクロム、モリブデン、タングステン、タンタル及びニオブからなる群から選択される1以上の金属を有する。また、陽極金属は仕事関数が4.8 eV未満である。例えばクロム及びタングステンの仕事関数は、夫々4.5 eV及び4.6 eVである。これらの金属からなる陽極Aは反射率が40%以上である。即ち、陽極72は光反射性であり、陰極74は光透過性であり、発光が主として陰極74側から放出される。上から順に、陰極74、有機層73及び陽極72が基板71に対して積層されている。なお、陽極72は、単層純金属の他、積層若しくは合金であってもよい。基本的に、有機層73に接する部分に周期律表の5族または6族に属する金属を含んでいれば良い。陽極72は、金属又は合金、或いはこれらの積層体である。

【0084】このような有機ELの製造方法としては、例えば、ガラス基板71上に陽極72としてクロムを膜厚が例えば200 nmになるように成膜し、陰極74として、Mg:Agの合金からなる極薄の電子注入金属層74aを膜厚が例えば10 nmで形成し、更に重ねて透明導電層74bを例えば200 nmになるように成膜する等することができる。このように構成された発光素子においては、発光層で発生した光を効率よく取り出すことができ、良好な発光効率を得ることができる。

【0085】

【発明の効果】以上詳細に説明したように本発明によれば、複数の走査線と、この走査線の延設方向に対して交差する方向に延設された複数のデータ線と、上記データ線と上記走査線とによりマトリクス状に形成された画素とを具備する画像表示装置において、上記データ線は第1及び第2のデータ信号を供給する夫々第1及び第2のデータ線からなり、上記画素は、上記画素を所定のサイクルで選択する走査信号が上記走査線を介して供給される第1及び第2の能動素子と、上記第1及び第2の能動素子を介して夫々上記第1及び第2データ線から供給される夫々第1及び第2のデータ信号を保持する夫々第1及び第2の容量素子と、上記第1の容量素子によって保持された上記第1のデータ信号が供給される第3の能動素子と、上記第3の能動素子を介して上記第1のデータ信号に応じた電流が供給され第1の点灯状態となる発光素子と1走査サイクルに、上記発光素子の点灯状態を変更する変更手段とを有し、上記変更手段は、上記第2のデータ信号に基づいて中間データを生成し、上記中間データを上記第3の能動素子に供給し、上記発光素子の上記第1の点灯状態を、上記中間データに応じた電流によ

る第2の点灯状態に変更するか、上記第2のデータ信号を上記第3の能動素子に供給し、上記発光素子の上記第1の点灯状態を、上記第2のデータ信号に応じた電流による第2の点灯状態に変更する発光期間中に、発光開始時の輝度レベルとは異なる輝度レベルへの発光を移行するか、することができ、発光期間を短縮する必要がないため、輝度は低下せず、1フレーム期間中に中間フレーム（フィールド）データを表示することができ、時間解像度を上げて画像品質を向上させ、動き劣化及び偽輪郭を改善することができ、更に、パネル発光の急峻な発光を抑えることができ、ホールドばけ、動き劣化及び偽輪郭等を改善することができる。

【図面の簡単な説明】

【図1】本発明の第1の実施の形態における画像表示装置の1画素分の等価回路図である。

【図2】容量素子の結合原理を説明するための回路図である。

【図3】本発明の第1の実施の形態の画像表示装置を示す回路図である

【図4】第1及び第2のデータ信号を生成する信号処理回路を示すブロック図である。

【図5】信号処理回路に含まれる結合データ生成部を示すブロック図である。

【図6】信号処理回路に含まれるクラス分類適応処理部における予測回路を示す回路図である。

【図7】信号処理回路に含まれるクラス分類適応処理部における学習回路を示す回路図である。

【図8】本発明の第1の実施の形態の動作を示すタイミングチャートである。

【図9】本発明の第2の実施の形態における画像表示装

* 置の1画素の一部分を示す等価回路図である。

【図10】同画像表示装置の動作を示すタイミングチャートである。

【図11】本発明の第3の実施の形態における画像表示装置の1画素の一部分を示す等価回路図である。

【図12】同画像表示装置の動作を示すタイミングチャートである。

【図13】有機エレクトロルミネッセンス素子を示す断面図である。

【図14】従来の画像表示装置の1画素分の等価回路を示す回路図である。

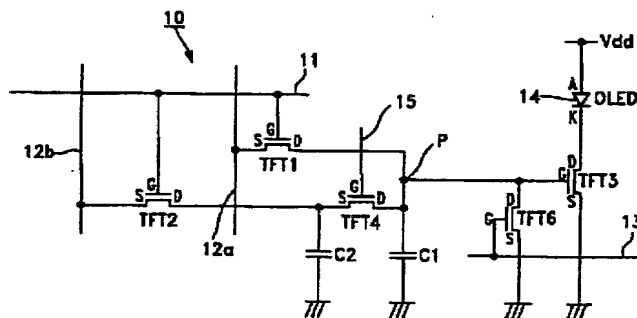
【図15】従来の画像表示装置を示す回路図である。

【図16】従来の画像表示装置の動作を示すタイミングチャートである。

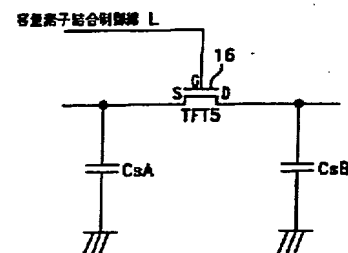
【符号の説明】

10 画素、 11 走査線、 12a 第1のデータ線、 12b 第2のデータ線、 13 停止制御線、 14 発光素子、 15 結合制御線、 21 走査線駆動回路、 22 データ線駆動回路、 23 停止制御線駆動回路、 24、26、34 遅延回路、 25 結合制御線駆動回路、 30、57 入力輝度信号、 31 結合データ生成部、 32 遅延回路、 33 クラス分類適応処理部、 35 データ変換部、 36 画像データ、 37 結合データ、 40 予測回路、 41、52 クラスタップ構築部、 42、53 予測タップ構築部、 43、54 クラス分類部、 44 予測演算部、 45、56 係数メモリ、 50 学習回路、 51 フレーム周波数変換部、 55 予測係数算出部、

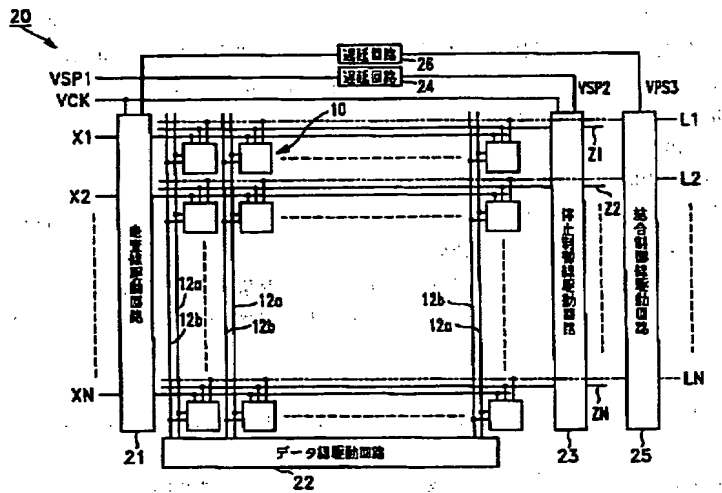
【図1】



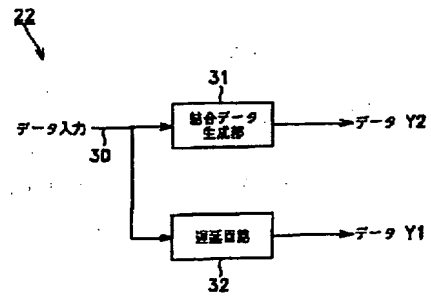
【図2】



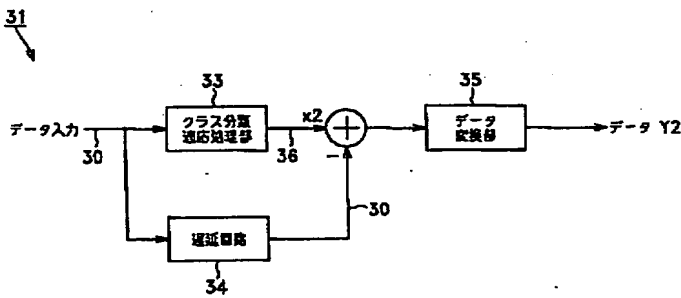
【図3】



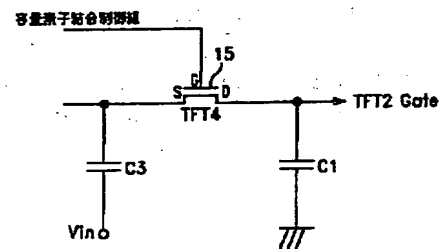
【図4】



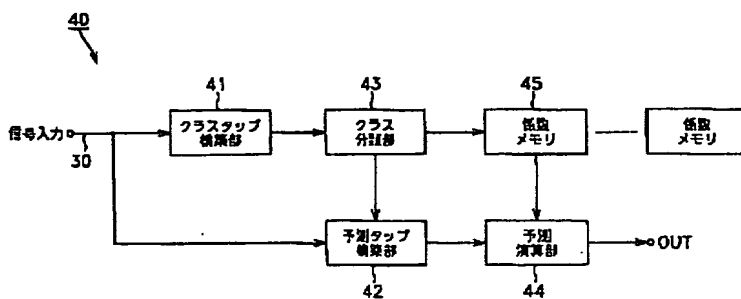
【図5】



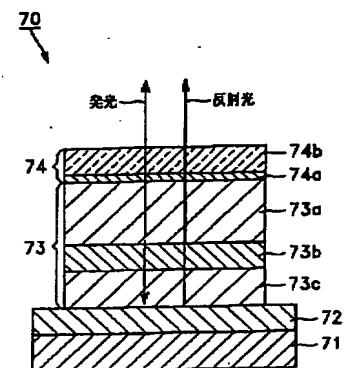
【図9】



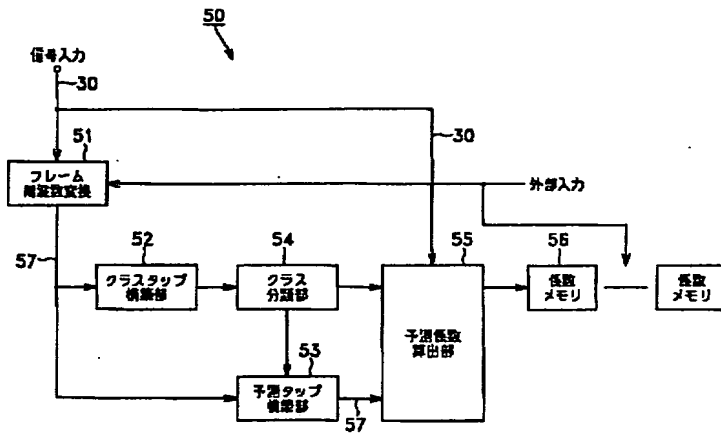
【図6】



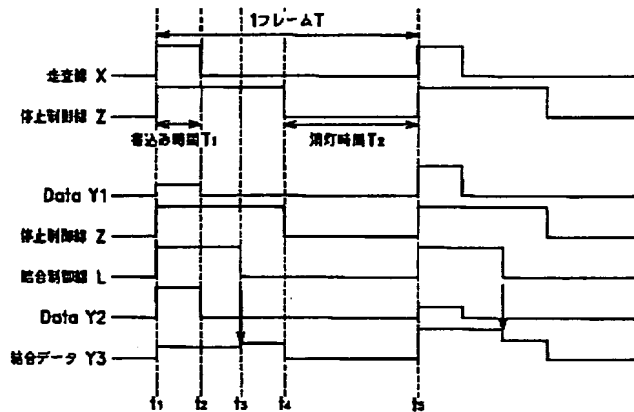
【図13】



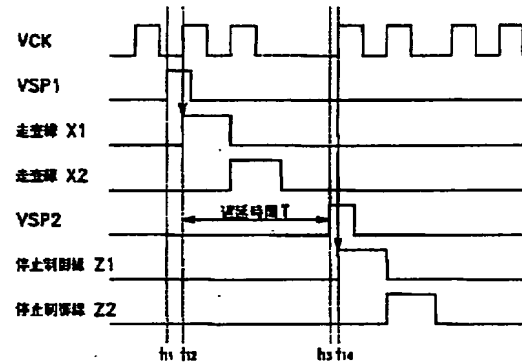
【図7】



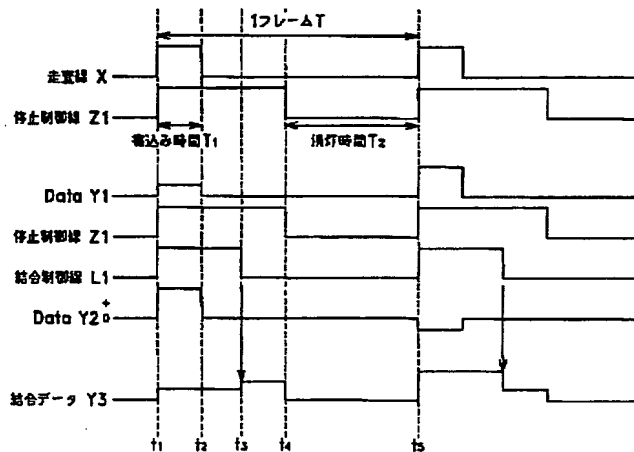
【図8】



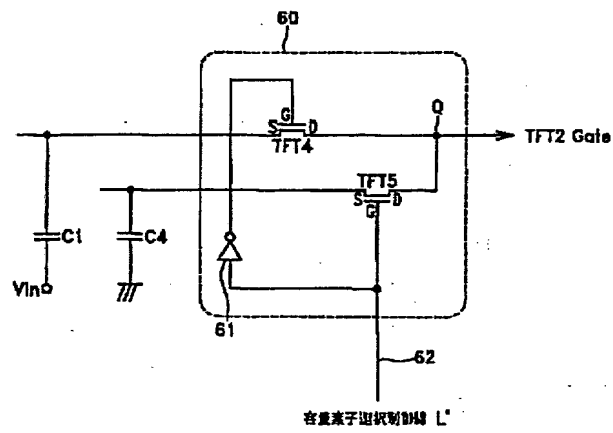
【図16】



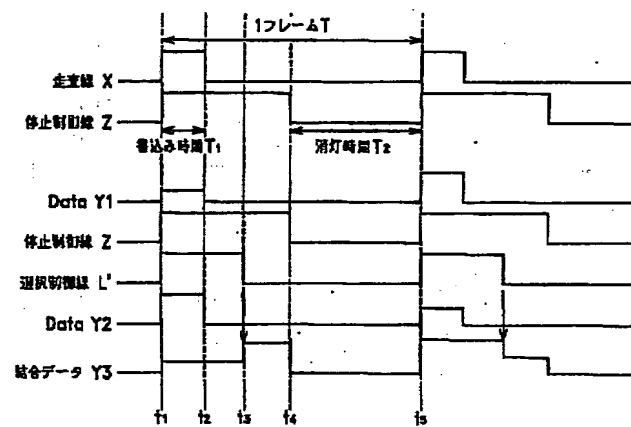
【図10】



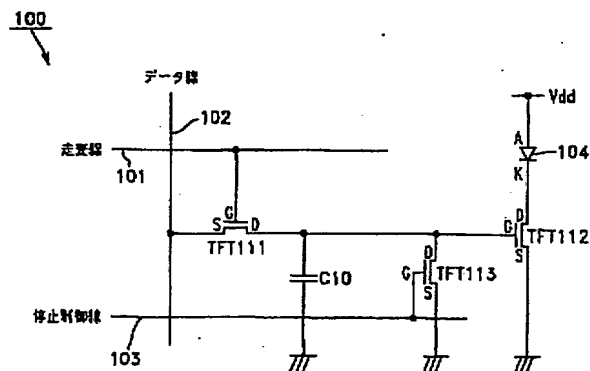
【図11】



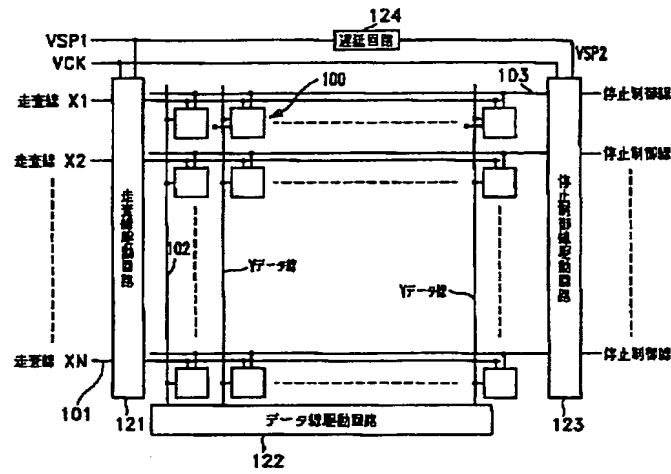
【図12】



【図14】



【図15】



フロントページの続き

(51)Int.Cl.⁷

G09G 3/20

H04N 5/70

識別記号

660

F I

G09G 3/20

H04N 5/70

テマコード (参考)

660V

A

B

F ターム (参考) 5C058 AA12 BA02 BA25 BA35 BB11

BB21 BB25

5C080 AA06 BB05 CC03 DD01 EE19

EE29 FF11 GG08 GG12 JJ02

JJ03 JJ04 JJ06